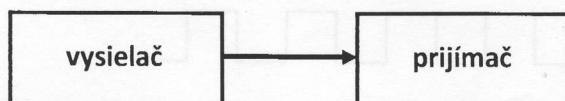


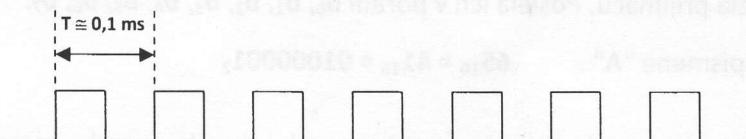
Sériový prenos informácií štandardom RS 232

Štandard RS 232 je súbor pravidiel (protokol), ktorý definuje logické a fyzické vlastnosti obojsmerného sériového asynchónneho prepojenia zariadení číslicovej techniky.

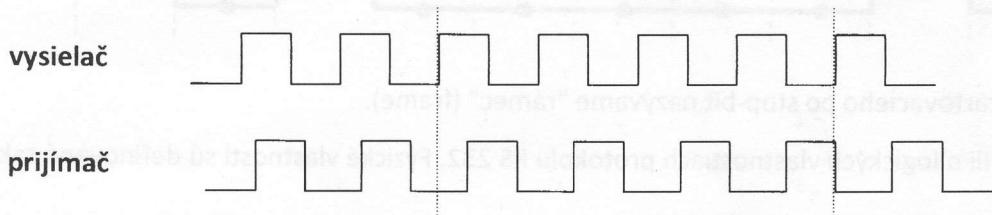
V ďalšom popíšeme iba jednosmerný tok signálu od vysielača k prijímaču:



Ako vo vysielači, tak aj v prijímači je zabudovaný generátor tzv. **hodinového signálu**, ktorý produkuje pravouhlý signál vzájomne dohodnutej frekvencie (budeme pracovať s frekvenciou $f = 9600 \text{ Hz}$; jej perióda je $T = 1/f = 0,104 \text{ ms}$).



Kedže generátory hodinových signálov vysielača a prijímača sú úplne nezávislé, v určitom časovom okamžiku nemusia byť hrany signálov synchronizované a ani ich frekvencie sa nemusia celkom zhodovať:



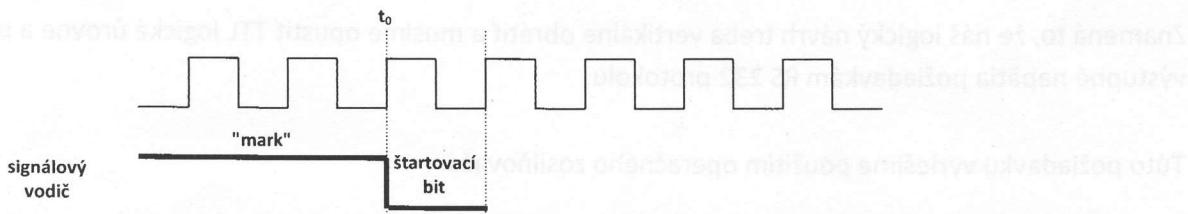
Vysielač je spojený s prijímačom dvoma vodičmi – signálovým a spätným (nulovacím, zemniacim).

V kľudovom stave (keď vysielač neposiela prijímaču žiadnu informáciu – ale je zapnutý) drží signálový vodič trvale na úrovni "**log1**" (čím sa odlišuje od stavu, keď je vypnutý) tento stav označujeme ako "**mark**" (značiť, dávať pozor).

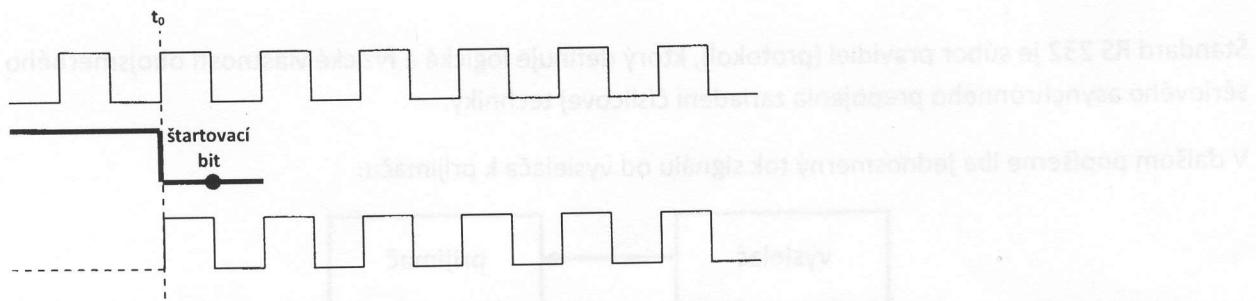
Informácia sa posielá v oddelených "balíkoch" – vždy po jednej 8-bitovej slabike. Ako prvý sa vysielá bit s najnižšou váhou (b_0), bit s najvyššou váhou (b_7) sa vysielá ako posledný.

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
-------	-------	-------	-------	-------	-------	-------	-------

Vysielač zaháji prenos (v okamžiku t_0) na hrane svojho hodinového signálu tým, že signálový vodič uvedie na dobu jednoho hodinového taktu do stavu "**log0**" (vyšle tzv. štartovací bit):



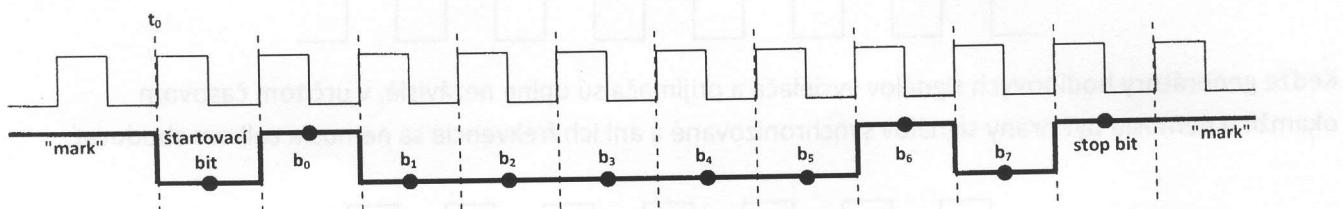
Prijímač reaguje na túto zmenu na signálnom vodiči tým, že synchronizuje svoj hodinový signál s hranou štartovacieho signálu (nábežné hrany hodinových signálov vysielača a prijímača budú od tohto okamžiku "v zákryte").



Hodnotu na signálnom vodiči preberie prijímač v strede periódy štartovacieho bitu (označené bodkou ●).

Po ukončení štartovacieho bitu využije vysielač osem nasledujúcich hodinových taktov na vyslanie ôsmych bitov slabiky, ktorú posielala prijímaču. Posiela ich v poradí $b_0, b_1, b_2, b_3, b_4, b_5, b_6, b_7$.

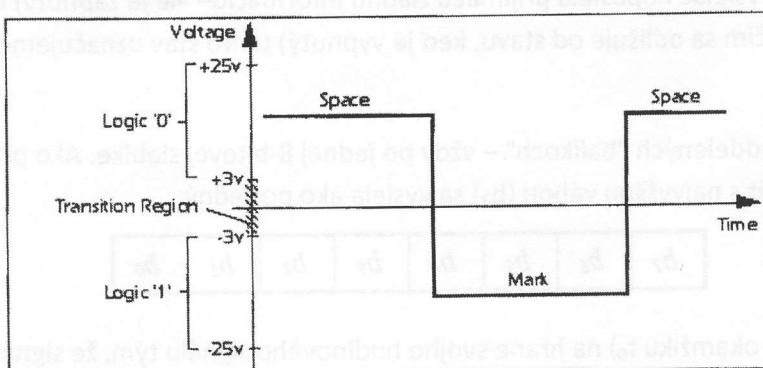
Napríklad pre ASCII-kód písma "A" $65_{10} = 41_{16} = 01000001_2$



Skupinu bitov od štartovacieho po stop-bit nazývame "rámec" (frame).

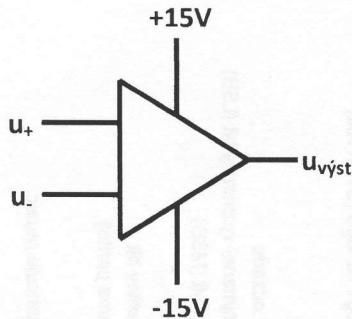
Doteraz sme hovorili o logických vlastnostiach protokolu RS 232. Fyzické vlastnosti sú definované takto:

- prenos informácie sa deje v negatívnej logike (stavu log0 zodpovedá vyššie napätie, ako stavu log1)
- napäcia pre stav log0 sú z intervalu +3 V až +25 V a pre stav log1 z intervalu -3 V až -25 V



Znamená to, že náš logický návrh treba vertikálne obrátiť a musíme opustiť TTL logické úrovne a prisôsobiť výstupné napäcia požiadavkám RS 232 protokolu.

Túto požiadavku vyriešime použitím operačného zosilňovača.

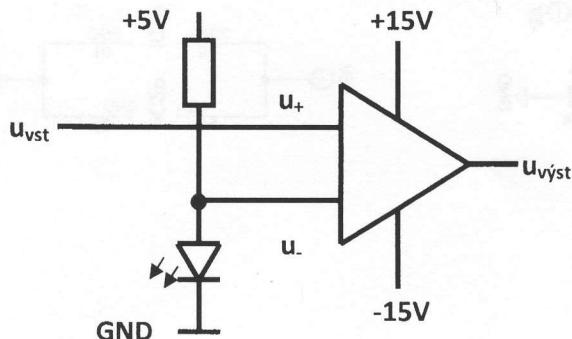


Je to tzv. diferenciálny zosilňovač s extrémne vysokým zosilnením (**A**). Výstupné napätie je dané vzťahom:

$$u_{\text{vyst}} = A (u_+ - u_-)$$

Napájaný je dvojicou napätií +15 V a -15 V; nemá privedené nulové napätie (vytvára si sám virtuálnu nulu).

Ak predpokladáme $A \rightarrow \infty$, pri akomkoľvek malom rozdielne napätií ($u_+ - u_-$) by už výstupné napätie malo byť "plus-nekonečno", alebo "mínus-nekonečno" – čo sa pri daných napájacích napätiach realizuje výstupnými napätiami +15 V resp. -15 V.



Na invertujúcom vstupe OZ (u_-) je napätie 1,5 V (otvorená LED dióda),

preto ak $u_{\text{vst}} = \text{log1 (TTL)}$, je

$(u_+ - u_-) > 0$ a výstupné napätie OZ je + 15 V.

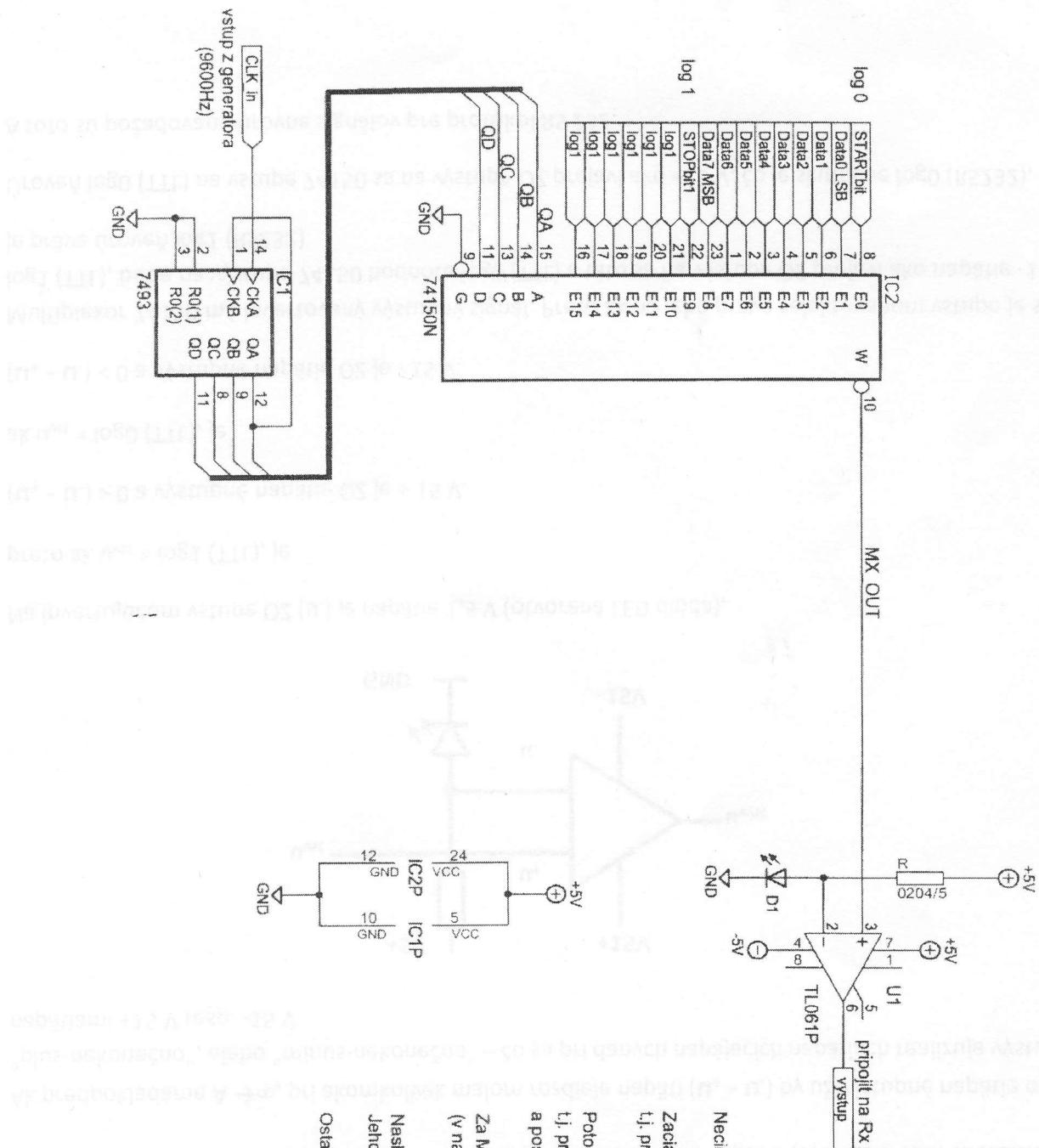
ak $u_{\text{vst}} = \text{log0 (TTL)}$, je

$(u_+ - u_-) < 0$ a výstupné napätie OZ je - 15 V.

Multiplexor 74150 má invertovaný výstupný signál. Preto ak na jeho práve selektovanom vstupe je signál log1 (TTL), bude na výstupe 74150 hodnota log0 (TTL) a táto sa na výstupe OZ prejaví ako napätie -15 V, čo je práve úroveň log1 (RS232)

Úroveň log0 (TTL) na vstupe 74150 sa na výstupe OZ prejaví ako +15 V, čo je skutočne log0 (RS232),

A toto sú požadované úrovne signálov pre protokol RS 232.



Necinina linka ma uroven log 1, t.j. -5V
Zaciatok ramca je prechod log1 na log0 (STARTbit)
t.j. prechod z -5V na +5V

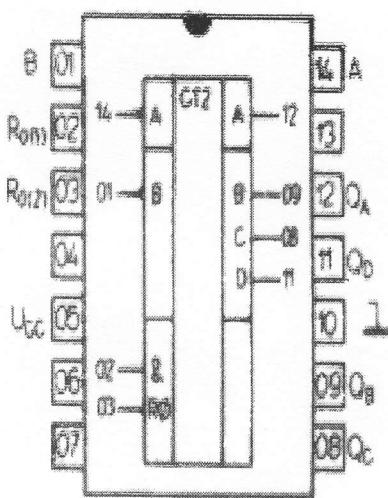
Potom nasleduju datove bity od zadu
t.j. prvy za STARTbitom je najmenji vyznamny bit (LSB)
a posledny je najvyznamnejsi bit (MSB)

Za MSB moze nasledovať parny bit
(v nasom pripade nepoužívané paritu)

Nasleduje STOPbit, ktorý ukončuje ramec
Jeho hodnota je log1

Ostatne bity nastavime na IDLE hodnotu, teda log1

4-bitový dopredný binárny čítač xx7493



MH..93A

POZOR! neštandardné napájanie: U_{CC} (+5V) pin 05

GND (0 V) pin 10

Obvod obsahuje dva nezávislé čítače:

- jednobitový čítač (vstup A: pin 14; výstup Q_A : pin 12)
- trojbitový čítač (vstup B: pin 01; výstupy Q_B : pin 09
 Q_C : pin 08
 Q_D : pin 11)

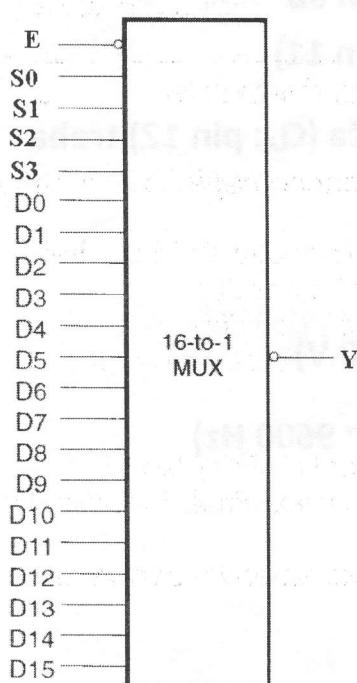
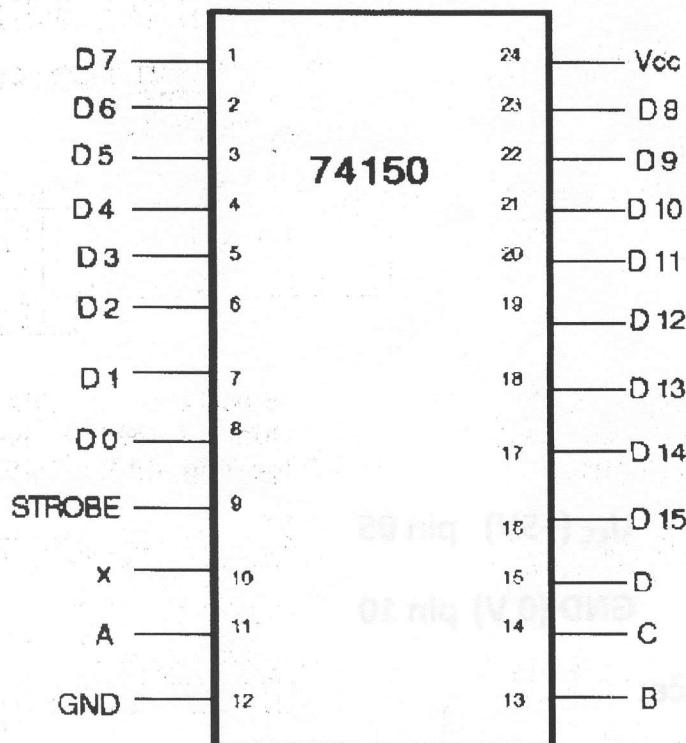
Čítače nie sú navzájom prepojené; výstup prvého čítača (Q_A : pin 12) treba prepojiť so vstupom druhého čítača "B" (pin 01)

$R_{0(01)}, R_{0(02)}$ (piny 02 a 03)

sú povolenie vstupy a oba musia byť na úrovni "L" (0 V)

na vstup "A" (pin 14) sa privádza signál z generátora (~ 9600 Hz)

16-bitový multiplexor xx74150



Inputs					Enable E	Output Y		
Select								
S3	S2	S1	S0					
X	X	X	X	H	H			
L	L	L	L	L	D ₀			
L	L	L	H	L	D ₁			
L	L	H	L	L	D ₂			
L	L	H	H	L	D ₃			
L	H	L	L	L	D ₄			
L	H	L	H	L	D ₅			
L	H	H	L	L	D ₆			
L	H	H	H	L	D ₇			
H	L	L	L	L	D ₈			
H	L	L	H	L	D ₉			
H	L	H	L	L	D ₁₀			
H	L	H	H	L	D ₁₁			
H	H	L	L	L	D ₁₂			
H	H	L	H	L	D ₁₃			
H	H	H	L	L	D ₁₄			
H	H	H	H	L	D ₁₅			