

Cvičenia z princípov počítačov

Tomáš Plecenik

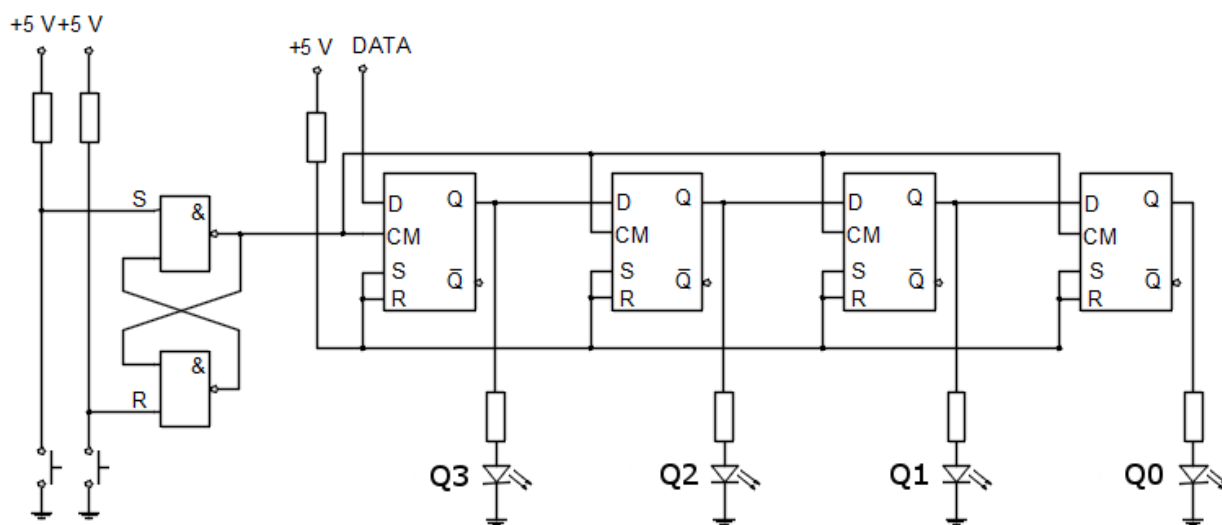
Cvičenie č. 3: 4-bitový posuvný register

Vo všeobecnosti nazývame n-bitovým registrom kombináciu n preklápacích obvodov schopných zapamätať si n-bitovú informáciu. V rámci tohto cvičenia sa budeme zaoberať tzv. D-posuvným registrom, ktorý pozostáva z (v tomto prípade štyroch) D preklápacích obvodov popísaných v predchádzajúcom cvičení.

V prípade posuvného registra sú D preklápacie obvody zapojené sériovo tak, že výstup Q každého z nich (okrem posledného) je pripojený priamo na D vstup nasledujúceho D preklápacieho obvodu. Hodinový (synchronizačný) signál je zároveň privedený na hodinové C vstupy všetkých D preklápacích obvodov súčasne. Vstupy S a R sú podobne ako tomu bolo v zapojení počítadla (cvičenie č. 2), trvalo pripojené na log 1.

Hodinový signál privádzaný na hodinové vstupy C (CM) budeme rovnako ako v predchádzajúcom cvičení generovať pomocou preklápacieho obvodu RS.

Celková schéma zapojenia 4-bitového posuvného registra podľa vyššie uvedeného popisu je znázornená na Obr. 1. Na realizáciu tohto zapojenia využijeme opäť integrovaný obvod 7400 obsahujúci 4 NAND hradlá (pre preklápací obvod RS) a dva integrované obvody MH7474 obsahujúce dva D preklápacie obvody (pre posuvný register).



Obr. 1: Schéma zapojenia D-posuvného registra.

V uvedenom zapojení na prvý dátový vstup privedieme požadovanú logickú úroveň, ktorá sa má zapísať do registra na pozíciu Q3. Pri zmene výstupu preklápacieho obvodu RS z log 0 na log 1 (nábežná hrana hodinového signálu) sa tento dátový vstup zapíše do výstupu Q3. Zároveň sa pôvodná hodnota Q3, ktorá je privedená na D vstup nasledujúceho obvodu, zapíše do výstupu Q2. Rovnako Q2 sa zapíše do Q1 a Q1 do Q0. Pôvodná hodnota Q0 v tomto zapojení z registra vypadne. Uvedený postup môžeme následne zopakovať, čím do registra postupne zapisujeme logické úrovne D₀, D₁, D₂, D₃, atď. privádzané na prvý dátový vstup D, ako je znázornené v Tabuľke 1.

D	C	Q ₃	Q ₂	Q ₁	Q ₀
	0	x	x	x	x
D ₀	1/↑	D ₀	x	x	x
D ₁	1/↑	D ₁	D ₀	x	x
D ₂	1/↑	D ₂	D ₁	D ₀	x
D ₃	1/↑	D ₃	D ₂	D ₁	D ₀

Tabuľka 1: Priebeh zápisu do posuvného registra. Hodnoty označené „x“ sú nedefinované hodnoty, ktoré boli v registri uložené pred začiatkom zápisu.

Posuvné registre sa využívajú napr. ako vyrovnávacie pamäte alebo sériovo-paralélne a paralelno-sériové prevodníky (sériový/paralelný zápis a následné paralelne/sériové vyčítanie registra).

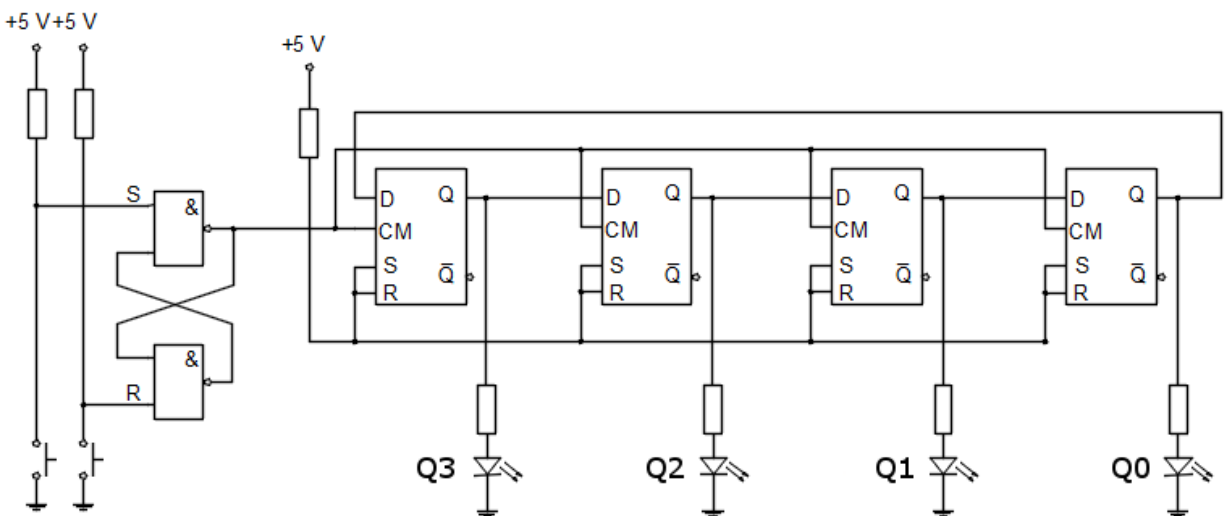
Kruhový register

Ak v zapojení podľa Obr. 1 privedieme posledný výstup Q0 späť na prvý dátový vstup D, dostávame tzv. kruhový register (schéma zapojenia na Obr. 2).

V takomto zapojení po privedení nábežnej hrany na vstup hodinového signálu posledný výstup Q0 z registra nevypadáva, ale je zapísaný do prvého výstupu Q3. Hodnota zapísaná v registri sa teda cyklicky opakuje, pričom každé 4 takty je v ňom zapísané rovnaké 4-bitové číslo.

$$D_3D_2D_1D_0 \rightarrow D_0D_3D_2D_1 \rightarrow D_1D_0D_3D_2 \rightarrow D_2D_1D_0D_3 \rightarrow D_3D_2D_1D_0$$

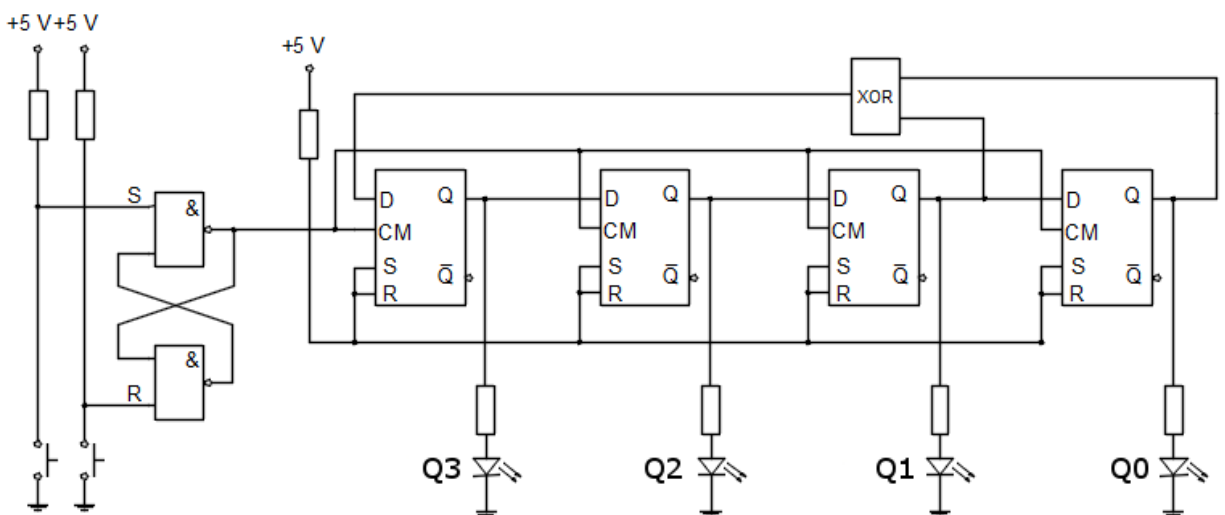
Kruhové registre sa používajú napr. na riadenie cyklicky sa opakujúcich procesov.



Obr. 2: Schéma zapojenia kruhového registra.

Generátor pseudonáhodných čísel

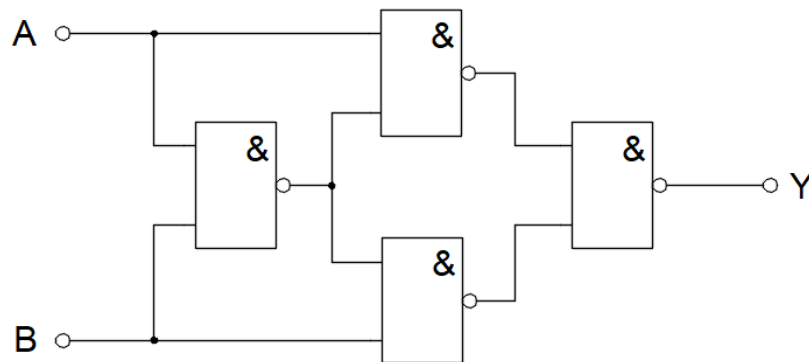
Pomocou posuvného registra a spätnoväzobnej funkcie je možné realizovať taktiež generátor pseudonáhodných čísel. V našom prípade ako spätnoväzobnú funkciu použijeme operáciu XOR, ktorej vstupmi budú dva posledné výstupy posuvného registra (Q1 a Q0) a jej výstup bude privedený späť na prvý dátový vstup D (Obr. 3).



Obr. 3: Schéma zapojenia kruhového registra s hradlom XOR ako generátora pseudonáhodných čísel.

V uvedenom zapojení obvod generuje pseudonáhodné 4-bitové čísla, ktoré sa po vyčerpaní všetkých 4-bitových čísel cyklicky opakujú. Overenie toho, že sekvencia vygenerovaných čísel sa opakuje, nechávame na čitateľa.

Keďže v praxi pracujeme iba s hradlami NAND, z ktorých je možné "vyskladať" akúkoľvek inú logickú operáciu, ostáva nám ešte vyriešiť otázku, ako pomocou nich zrealizovať operáciu XOR. Najjednoduchšou možnosťou je zapojenie podľa Obr. 4, ktoré využíva iba 4 NAND hradlá. V našom prípade je táto možnosť ideálna, keďže na jej realizáciu nám bude postačovať jeden integrovaný obvod 7400.



Obr. 4: Schéma realizácie operácie XOR pomocou štyroch hradiel NAND.